

ГОУ ВПО РОССИЙСКО-АРМЯНСКИЙ (СЛАВЯНСКИЙ)  
УНИВЕРСИТЕТ

Составлен в соответствии с государственными требованиями к минимуму содержания и уровню подготовки выпускников по направлению Электроника и наноэлектроника и Положением «Об УМКД РАУ».

УТВЕРЖДАЮ:

Директор ИФИ • Саркисян А.А.



21.07.2023г.

Институт: Инженерно-физический

Кафедра: Микроэлектронные схемы и системы

Автор: Костанян Арутюн Тигранович

**УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС**

Дисциплина: **Б1.В.04 «Передовые методы проектирования интегральных схем»**

Направление: 11.04.04 «Электроника и наноэлектроника»

Основная образовательная программа магистратуры:  
«Микроэлектронные схемы и системы»

ЕРЕВАН

## Структура и содержание УМКД

### 1. Аннотация

#### 1.1. Выписка из ФГОС ВО РФ по минимальным требованиям к дисциплине

В результате изучения дисциплины «Передовые методы проектирования интегральных схем» обучающийся должен:

- **знать:** принципы работы FinFET транзисторов и других современных моделей
- **уметь:** использовать FinFET транзисторы при проектировании интегральных схем
- **владеть:** набором инструментов для анализа параметров FinFET транзисторов и интегральных схем на их основе.

#### 1.2. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Дисциплина «Передовые методы проектирования интегральных схем» тесно взаимосвязан с такими дисциплинами учебного плана, как «Моделирование и оптимизация межсоединений интегральных схем», «Проектирование СБИС», «Математические методы автоматизированного проектирования интегральных схем».

Основные положения дисциплины должны быть использованы в дальнейшем при изучении следующих дисциплин: Встроенные системы; Программные инструментальные средства автоматизированного проектирования; Проектирование узлов ввода/вывода интегральных схем.

#### 1.3. Требования к исходным уровням знаний, умений и навыков студентов для прохождения дисциплины (что должен знать, уметь и владеть студент для прохождения данной дисциплины)

Для прохождения данной дисциплины студент должен

- **знать:** принципы работы полевых (планарных) транзисторов
- **уметь:** анализировать параметры транзисторов с использованием существующих моделей
- **владеть:** набором инструментов для анализа параметров полевых (планарных) транзисторов и интегральных схем в целом

#### 1.4. Предварительное условие для прохождения (дисциплина(ы), изучение которых является необходимой базой для освоения данной дисциплины)

Для освоения данной дисциплины у студентов должна быть устойчивая база знаний, изученных на предыдущем курсе дисциплин: «Схемо- и системотехника электронных

средств», «Введение в проектирование интегральных схем», «Проектирование цифровых интегральных схем», «Проектирование аналоговых интегральных схем».

## 2. Содержание

### 2.1. Цели и задачи дисциплины

Целью дисциплины “Передовые методы проектирования интегральных схем” является изучение современных технологий и подходов для проектирования интегральных схем.

### 2.2. Требования к уровню освоения содержания дисциплины (какие компетенции (знания, умения и навыки) должны быть сформированы у студента после прохождения данной дисциплины)

В результате освоения данной дисциплины у студента должны быть сформированы следующие компетенции:

#### **универсальные компетенции (УК):**

- способен осуществлять критический анализ проблемных ситуаций на основе системного подхода, вырабатывать стратегию действий(УК-1)

#### **общефессиональные компетенции (ОПК):**

- способен применять современные методы исследования, представлять и аргументировано защищать результаты выполненной работы (ОПК-2)
- способен приобретать и использовать новую информацию в своей предметной области, предлагать новые идеи и подходы к решению инженерных задач(ОПК-3)

### 2.3.Трудоемкость дисциплины и виды учебной работы (в академических часах и кредитах)

#### 2.3.1. Объем дисциплины и виды учебной работы

Виды учебной работы	Всего, в акад. часах
<b>1.Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:</b>	<b>216/6кред</b>
1.1.Аудиторные занятия, в т. ч.:	
1.1.1.Лекции	<b>52</b>
1.1.2.Практические занятия	<b>34</b>
1.2. Самостоятельная работа, в т.ч.:	<b>94</b>
<b>Итоговый контроль <u>Экзамен</u></b>	<b>36</b>

2.3.2. Распределение объема дисциплины по темам и видам учебной работы

Разделы и темы дисциплины	Всего (ак. часов)	Лекции и (ак. часов)	Прак. зан. (ак. часов)
1	2	3	4
<b><u>Раздел 1.</u>FinFET транзисторы</b>	<b>40</b>	<b>26</b>	<b>14</b>
Тема 1.1. Сравнение FinFET и планарных транзисторов	8	8	
Тема 1.2. Обзор структуры и работы FinFET транзистора	14	8	6
Тема 1.3. Параметры и паразитные эффекты FinFET транзистора	18	10	8
<b><u>Раздел 2.</u>Производство FinFET транзисторов</b>	<b>46</b>	<b>26</b>	<b>20</b>
Тема 2.1. Особенности производства FinFET транзисторов	14	8	6
Тема 2.2. Топология FinFET	14	8	6
Тема 2.3. Дизайн логической библиотеки на основе технологии FinFET	18	10	8
<b>ИТОГО</b>	<b>86</b>	<b>52</b>	<b>34</b>

### 2.3.3 Содержание разделов и тем дисциплины

#### **Раздел 1. FinFET транзисторы**

**Тема 1.1.** Сравнение FinFET и планарных транзисторов.

**Тема 1.2.** Обзор структуры и работы FinFET транзистора.

Основные преимущества структуры FinFET. Структурное изображение устройства FinFET.

**Тема 1.3.** Параметры и паразитные эффекты FinFET транзистора.

Вольт-амперные характеристики FinFET-транзисторов. Основные уравнения FinFET.

#### **Раздел 2. Производство FinFET транзисторов**

**Тема 2.1.** Особенности производства FinFET транзисторов.

**Тема 2.2.** Топология FinFET.

**Тема 2.3.** Дизайн логической библиотеки на основе технологии FinFET.

### 2.4. Материально-техническое обеспечение дисциплины

Компьютерная аудитория для проведения практических занятий по предмету “Моделирование и оптимизация межсоединений интегральных схем” обеспечена персональными компьютерами с установленным на них необходимым пакетом программных инструментов компании Synopsys. Необходимая учебно-методическая литература доступна в библиотеке учебного департамента.

2.5. Распределение весов по модулям и формам контроля

	Вес формы текущего контроля в результирующей оценке текущего контроля			Вес формы промежуточного контроля и результирующей оценки текущего контроля в итоговой оценке промежуточного контроля			Вес итоговых оценок промежуточных контролей в результирующей оценке промежуточного контроля	Вес оценки результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
	М1	М2	М3	М1	М2	М3		
<b>Вид учебной работы/контроля</b>								
Контрольная работа		1	1		1	1		
Лабораторные работы								
Устный опрос								
Вес результирующей оценки текущего контроля в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей							0.5	
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей т.д.							0.5	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								0.4
<b>Экзамен (оценка итогового контроля)</b>								0.6
			$\Sigma = 1$			$\Sigma = 1$	$\Sigma = 1$	$\Sigma = 1$

3. Теоретический блок

3.1. Материалы по теоретической части курса

3.1.1. Учебники

1. G. Valiente “Algorithms on Trees and Graphs Paperback”, Springer, Softcover reprint of the original 1<sup>st</sup>ed, 2013
2. N.A. Sherwani “Algorithms for IC Physical Design Automation”, Springer, 2013
3. S. Skiena “The Algorithm Design Manual”, Springer, 2008
4. S. Gerez “Algorithms for IC Design Automation”, John Wiley&Sons, 2005

**4. Практический блок**

Планы практических занятий

1. Изучение FinFET-транзисторов (вольт-амперные характеристики)
2. Исследование одноступенчатого усилителя с общим источником FinFET
3. Исследование инвертора на основе FinFET

**5. Материалы по оценке и контролю знаний**

Перечень экзаменационных вопросов

1. Структура FinFET транзистора.
2. Паразитные эффекты FinFET транзистора.
3. Как обеспечить входную и выходную характеристику FinFET-транзистора?
4. Что такое “Fin”?
5. Основные преимущества структуры FinFET.
6. Структурное изображение устройства FinFET.
7. Основные уравнения FinFET.